

# Computadores y Redes

Joaquín Entrialgo Castaño  
Juan Carlos Granda Candás  
Jose María López López  
Julio Molleda Meré  
José Ramón Arias García  
Rubén Usamentiaga Fernández  
Manuel García Vázquez  
José Luis Díaz de Arriba



Universidad de Oviedo  
*Universidá d'Uviéu*  
*University of Oviedo*

# Índice general

<b>I</b>	<b>Fundamentos</b>	<b>3</b>
<b>1</b>	<b>La información digital</b>	<b>5</b>
1.1	Concepto de computador e información digital . . . . .	5
1.2	Códigos binarios . . . . .	8
1.3	Datos lógicos . . . . .	8
1.4	El sistema posicional . . . . .	10
1.5	Números naturales . . . . .	13
1.5.1	Rango de representación . . . . .	14
1.5.2	Operaciones aritméticas . . . . .	15
1.5.3	Desbordamiento . . . . .	16
1.6	Números enteros . . . . .	18
1.6.1	Signo-magnitud . . . . .	18
1.6.2	Exceso a Z . . . . .	19
1.6.3	Complemento a 2 . . . . .	20
1.7	Números reales . . . . .	25
1.7.1	Formato IEEE-754 . . . . .	27
1.8	Caracteres . . . . .	30
1.8.1	ASCII . . . . .	30
1.8.2	ISO 8859 . . . . .	31
1.8.3	Unicode . . . . .	33
<b>2</b>	<b>Sistemas digitales</b>	<b>35</b>
2.1	Concepto de sistema digital . . . . .	35
2.2	Sistemas digitales combinacionales . . . . .	36
2.2.1	Descripción de los sistemas digitales combinacionales . . . . .	36
2.2.2	Puertas lógicas . . . . .	38
2.2.3	Sumador de 1 bit . . . . .	39
2.2.4	Multiplexor . . . . .	41

2.2.5	Sumador de n bits . . . . .	41
2.2.6	Detector de desbordamiento . . . . .	43
2.2.7	Unidad aritmético-lógica . . . . .	43
2.3	Sistemas digitales secuenciales . . . . .	44
2.3.1	Descripción de los sistemas digitales secuenciales . . . . .	45
2.3.2	Biestables . . . . .	46
2.3.3	Registros . . . . .	47
 <b>II Computadores</b>		<b>53</b>
 <b>3 Arquitectura del computador</b>		<b>55</b>
3.1	Máquina específica y máquina genérica . . . . .	55
3.1.1	Arquitectura von Neumann . . . . .	57
3.1.2	Bus del sistema . . . . .	58
3.2	Diseño del computador . . . . .	59
3.3	El Computador Teórico . . . . .	60
 <b>4 El lenguaje de la máquina</b>		<b>61</b>
4.1	Instrucciones . . . . .	61
4.2	Operandos . . . . .	62
4.2.1	Operandos en registros . . . . .	63
4.2.2	Operandos en memoria . . . . .	63
4.2.3	Operandos inmediatos . . . . .	63
4.2.4	Modos de direccionamiento . . . . .	64
4.3	Sentencias de asignación . . . . .	64
4.3.1	Asignación de variables almacenadas en registros . . . . .	65
4.3.2	Asignación de valores inmediatos a variables . . . . .	65
4.3.3	Asignación de variables almacenadas en memoria . . . . .	66
4.4	Sentencias aritméticas y lógicas . . . . .	68
4.5	Sentencias condicionales . . . . .	70
4.6	Bucles . . . . .	76
4.6.1	Bucle <i>for</i> . . . . .	76
4.6.2	Bucle <i>while</i> . . . . .	77
4.6.3	Bucle <i>do-while</i> . . . . .	78
4.6.4	Ejemplo de bucle para iterar sobre los elementos de un vector . . . . .	79
4.7	Procedimientos . . . . .	80
4.7.1	La pila . . . . .	81
4.7.2	Paso de parámetros a través de registros . . . . .	82
4.7.3	Paso de parámetros a través de la pila . . . . .	84
4.7.4	Variables locales . . . . .	87
4.7.5	Ejemplo completo . . . . .	90

<b>5</b>	<b>El procesador</b>	<b>97</b>
5.1	Procesador y programa . . . . .	97
5.2	Estudio a nivel de máquina convencional . . . . .	99
5.2.1	Parámetros básicos del procesador . . . . .	99
5.2.2	Arquitectura del Computador Teórico . . . . .	100
5.2.3	Juego de instrucciones . . . . .	105
5.2.4	Ejecución de instrucciones . . . . .	112
5.3	Estudio a nivel de micromáquina . . . . .	114
5.3.1	Pasos de ejecución . . . . .	115
5.3.2	Ejemplos de ejecución de instrucciones . . . . .	116
5.4	La unidad de control . . . . .	121
5.4.1	Unidad de control cableada . . . . .	123
5.4.2	Unidad de control microprogramada . . . . .	124
5.4.3	Comparativa entre unidades de control . . . . .	126
<b>6</b>	<b>El sistema de memoria</b>	<b>127</b>
6.1	Espacio de direcciones . . . . .	127
6.2	Dispositivos de memoria . . . . .	128
6.3	Tipos de memorias . . . . .	131
6.4	Mapa de memoria . . . . .	131
6.5	Construcción del mapa de memoria . . . . .	133
6.5.1	Caso simple . . . . .	133
6.5.2	Caso complejo . . . . .	136
<b>7</b>	<b>Entrada/Salida</b>	<b>139</b>
7.1	Conexión de periféricos al computador . . . . .	139
7.2	Interfaces de dispositivos periféricos . . . . .	141
7.2.1	Direccionamiento de las interfaces . . . . .	141
7.2.2	Interfaz de pantalla en el Computador Teórico . . . . .	143
7.2.3	Interfaz de teclado en el Computador Teórico . . . . .	147
7.3	Sincronización mediante muestreo periódico . . . . .	154
7.4	Sincronización mediante interrupciones . . . . .	156
7.4.1	Identificación y prioridades . . . . .	156
7.4.2	Procesamiento de una interrupción . . . . .	157
7.4.3	Interrupciones en el Computador Teórico . . . . .	158
7.4.4	Rutinas de interrupción en el Computador Teórico . . . . .	162
<b>III</b>	<b>Redes</b>	<b>169</b>
<b>8</b>	<b>Redes y protocolos</b>	<b>171</b>
8.1	Concepto de red de computadores . . . . .	171

8.1.1	Elementos y funciones básicas de una red de computadores . . .	171
8.1.2	Tipos de redes de computadores . . . . .	173
8.2	Arquitecturas de protocolos . . . . .	174
8.2.1	Arquitectura de protocolos TCP/IP . . . . .	177
<b>9</b>	<b>Redes de área local</b>	<b>179</b>
9.1	Capa física . . . . .	179
9.1.1	Ondas electromagnéticas . . . . .	179
9.1.2	Medios de transmisión . . . . .	181
9.1.3	Modulación y demodulación . . . . .	186
9.2	Capa de enlace . . . . .	188
9.2.1	Compartición del medio físico de transmisión . . . . .	190
9.2.2	Detección de errores . . . . .	192
9.2.3	La trama Ethernet . . . . .	193
9.3	Conexión de dispositivos a una red local . . . . .	194
<b>10</b>	<b>Internet</b>	<b>197</b>
10.1	Capa de red . . . . .	197
10.1.1	Servicios de la capa de red . . . . .	198
10.1.2	La capa de red en internet . . . . .	200
10.1.3	Las direcciones IP . . . . .	202
10.1.4	Subredes . . . . .	207
10.1.5	Configuración de enrutamiento . . . . .	209
10.1.6	La resolución de direcciones IP: el protocolo ARP . . . . .	210
10.1.7	Asignación dinámica de direcciones: el protocolo DHCP . . . . .	210
10.2	Capa de transporte . . . . .	211
10.2.1	La capa de transporte en internet . . . . .	212
10.2.2	Puertos de protocolo . . . . .	212
10.2.3	El protocolo UDP . . . . .	213
10.2.4	El protocolo TCP . . . . .	214
10.3	Capa de aplicación . . . . .	220
10.3.1	El protocolo DNS . . . . .	221
10.3.2	El protocolo HTTP . . . . .	222
10.3.3	El protocolo POP3 . . . . .	223
10.3.4	El protocolo SMTP . . . . .	225
	<b>Anexos</b>	<b>229</b>
<b>A</b>	<b>Codificación de instrucciones del Computador Teórico</b>	<b>229</b>